

PoCL Base × 2ch

LowProfile

FPGA 画像処理

DMA850MB/s

FPGA画像処理に対応した スモールファクタPC向けロープロサイズ

A AIP

CameraLink I/F
画像処理ボード



APX-3307



APX-3307はPCI-Express規格、LowProfileサイズのCamera Link I/Fボード。最大カメラ2台を接続。大容量のFPGAを搭載することで、カスタマイズした画像処理を搭載できます。512Mバイトのオンボードメモリを搭載しています。

■ 製品の特長

- CameraLink Base Configurationカメラ2台接続、同期／非同期取込に対応
- PCI-Express2.0 × 4(Gen2) LowProfileサイズ
- FPGAにALTERA EP2AGX260を搭載して画像処理カスタマイズに対応^{※1}
- オンボードで512MByteの大容量メモリ

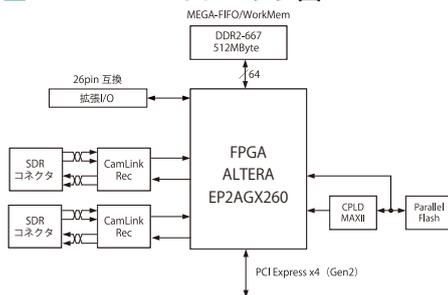
■ APX-3307の主な仕様

型名	APX-3307-260	APX-3307-260-CBL
画像入力I/F	◎ CameraLink BaseConfiguration 2ch ◎ SDR26ピンコネクタ 2個搭載 ◎ サンプリングクロック 85MHz (MAX) ◎ 画像データ RGBカラー: 24bit モノクロ: 8(1/2/3Tap) / 10/12bit (1/2Tap)	
PoCL	対応	
MEGA-FIFO	DDR2-SDRAM 128MB	
画像処理メモリ	387MB	
FPGA	ALTERA EP2AGX260 ※1	
同期出力	カメラ制御信号: CC1 ~ CC4 汎用出力: 2ch非同期、TTL/オープンコレクタ(ストロボタイミング出力としても可)	
同期入力	外部トリガ: TTL/オープンコレクタ/差動信号RS-422 エンコーダ: 差動信号RS-422(ラインドライバ)、A/B/Z相、1MHz(MAX) 汎用入力: TTL/オープンコレクタ	
システム bus	PCI Express 2.0 x4(Gen2) 2.5GT/S	
割り込み	画像入力開始、DMA終了、GPIN 等	
電源	+12V	
環境	動作温度: 0℃ ~ 50℃、湿度: 35% ~ 85% (無結露)	
外形寸法 (基板)	LowProfile 64mm × 120mm	
対応 OS	Windows	
ソフトウェア (オプション)	開発キット: SDK-AcapLib2 FPGA開発キット: FDK	

■ APX-3307のパネル面



■ APX-3307のブロック図

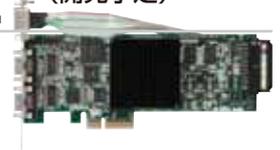


※1: FPGAでの処理例

シェーディング補正、LUT変換、バイヤー変換HSI変換、WOI切り出し、スケーリング、画像演算、画像合成、画像間演算、画像並び替え、RGBライン補正、各種カメラ対応補正、1次元フィルタ、2次元フィルタ、特徴抽出フィルタ、ランレングス抽出、エッジ座標出力、他

APX-3307-260-CBL (開発予定)

15pin I/Oコネクタ搭載する
APX-3307-260-CBLは受注生産



AVAL DATA CORPORATION

株式会社 アバールデータ 〒194-0023 東京都町田市旭町1-25-10

お問い合わせ先電話
本社: 042-732-1030

お問い合わせ先FAX
本社: 042-732-1032

Eメール
sales@avaldata.co.jp

ホームページ
http://www.avaldata.co.jp



※当社は 品質システム ISO9001、環境システム ISO14001の認証を取得しています。

2014年06月現在

◎本カタログに記載の会社名および製品名は各社の商標または登録商標です。◎マークの製品はRoHS対応製品です。

製品使用上の注意 ◎仕様および外観は改良のため予告なく変更されることがあります。◎正しく安全にお使いいただくため、ご使用前に必ず取扱説明書をお読みいただき、製品保証範囲内でご使用ください。

PP140605H08