

PoCL Base ~ Full

1ch

FPGA 画像処理

DMA1.6GB/s

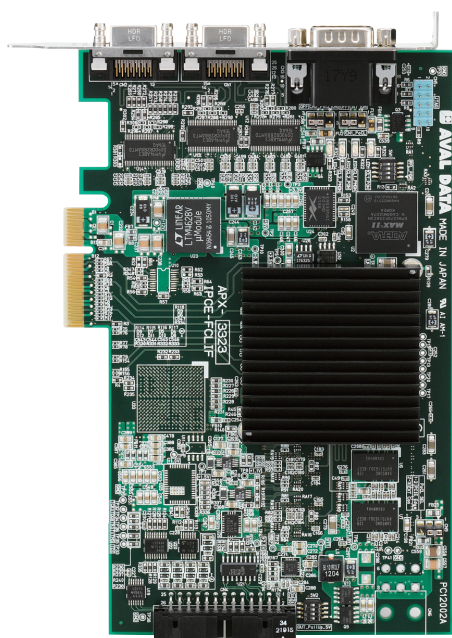
FPGA 画像処理に対応し あらゆるカメラをサポートする オールマイティ、パフォーマンスモデル

A AIP

CameraLink I/F
画像処理ボード



APX-3327



APX-3327は、PCI-Express規格のCameraLink 画像処理ボードです。Camera LinkのBase/Medium/Full Configurationカメラを1台を接続。PoCLにも対応しています。512MBメモリと大容量FPGAを搭載することで、カスタマイズした画像処理を実装できます。

■ 製品の特長

- CameraLinkのBase / Medium / Full Configurationカメラを接続
- PoCLに対応
- ボード上に512MByteの大容量メモリを搭載(画像入力:128KB、画像処理用:384MB)
- PCI-Express 2.0×4対応

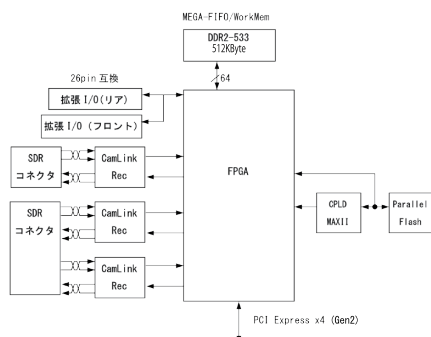
■ 製品の主な仕様

型名	APX-3327-1-260
画像入力I/F	◎CameraLink Base / Medium / Full Configuration 1ch ◎SDR26ピンコネクタ 2個搭載 ◎サンプリングクロック 85MHz (MAX) ◎画像データ RGBカラー:24bit/30bit モノクロ:8(1~10Tap) /10~12bit(1~4Tap)
PoCL	対応
MEGA-FIFO	DDR2-SDRAM 128MB
画像処理メモリ	384MB
FPGA	ALTERA EP2AGX260 ※1
同期出力	カメラ制御信号:CC1~CC4 汎用出力:2ch非同期、TTL/オープンコレクタ(ストロボタイミング出力としても可)
同期入力	外部トリガ:TTL/オープンコレクタ/差動信号RS-422 エンコーダ:差動信号RS-422(ラインドライバ)、A/B/Z相、1MHz(MAX) 汎用入力:TTL/オープンコレクタ
システムbus	×4 PCI Express 2.0 Gen2 (5.0GT/S)
割り込み	画像入力開始、DMA終了、GPIN 等
電源	+12V
環境	動作温度:0℃~50℃、湿度:35%~85%(無結露)
外形寸法	168mm×111mm
対応OS	Windows
ソフトウェア(オプション)	開発キット:SDK-AcapLib2, FPGA開発キット:FDK

■ APX-3327のパネル面



■ APX-3327のブロック図



※1:FPGAでの処理例
シェーディング補正、LUT変換、ベイヤ変換、HSI変換、WOI切り出し、スケーリング、画像積算、画像合成、画像間演算、画像並べ替え、RGBライン補正、各種カメラ対応補正、1次元フィルタ、2次元フィルタ、特別抽出フィルタ、ランゲンス抽出、セッジ座標抽出、他

AVAL DATA CORPORATION

株式会社アバールデータ 〒194-0023 東京都町田市旭町1-25-10

お問い合わせ先電話 本社:042-732-1030 お問い合わせ先FAX 本社:042-732-1032 Eメール sales@avaldata.co.jp ホームページ http://www.avaldata.co.jp

※当社は 品質システム ISO9001、環境システム ISO14001の認証を取得しています。



2013年11月現在

◎本カタログに記載の会社名および製品名は各社の商標または登録商標です。◎マークの製品はRoHS対応製品です。

製品使用上のご注意 ◎仕様および外観は改良のため予告なく変更されることがあります。◎正しく安全にお使いいただくため、ご使用前に必ず取扱説明書をお読みいただき、製品保証範囲内でご使用ください。

PP131105H03